



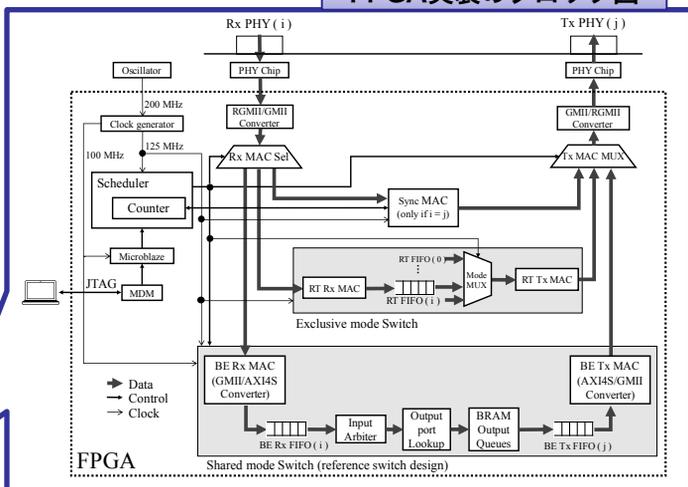
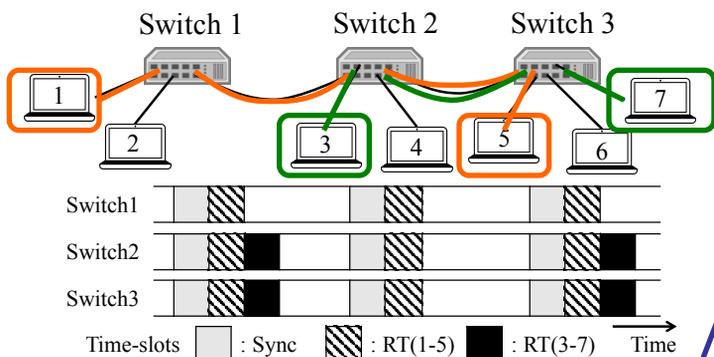
広域LANにおける実時間通信とIP通信の両立

- 研究概要 -

遠隔ロボット制御や電子商取引など、スイッチを超えた実時間通信の需要が高まっています。

当研究室の提案する **S-TDMA***1 は、全セグメントでタイムスロット割り当てを同期することで、広域LANでの実時間通信とIP通信を両立しています。

FPGA実装のブロック図



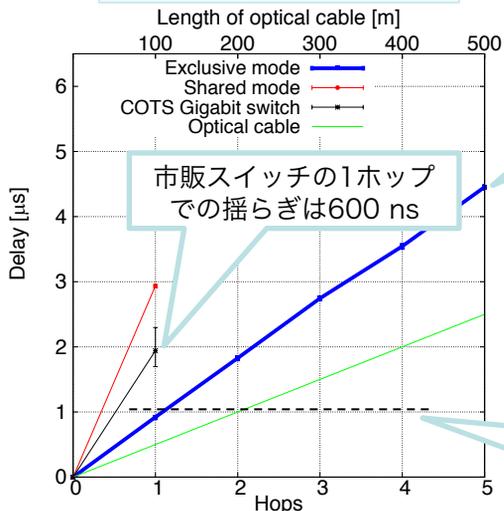
※Syncは時刻同期、RTは実時間通信のためのタイムスロット

FPGAを用いたS-TDMA対応スイッチの実装

- 実時間通信時には対応ポートの GMII *2 間を直結→経路を占有でき、遅延の揺らぎを抑えます。
- 実時間通信への切替え前にはポーズフレームを送出し、TCP/IP通信のスループット低下を防いでいます。

性能評価

ホップ数に対する通信遅延



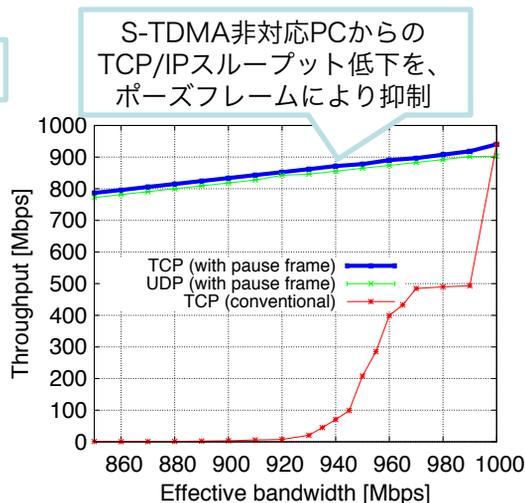
5ホップでの揺らぎは40 ns

S-TDMAスイッチ間の時刻同期精度

平均値	5.7 ns
最大値	16.0 ns
標準偏差	3.7 ns

1ホップの遅延は184 mの光ケーブルで直結しているのと等価

実効帯域に対するIP通信のスループット



S-TDMA非対応PCからのTCP/IPスループット低下を、ポーズフレームにより抑制

▶ 参考文献: K. Otawara, M. Yamamoto and T. Yakoh, "Performance Evaluation of TCP/IP over Time-Division Multiplexing Ethernet", in Proceedings of IECON 2016.

*1 S-TDMA: Synchronous Time Division Multiple Access

*2 GMII: Gigabit Media Independent Interface

研究者名

システムデザイン工学科/総合デザイン工学専攻
准教授 矢向 高弘

お問合せ先

yakoh@sd.keio.ac.jp 045-566-1742
http://www.comp.sd.keio.ac.jp/

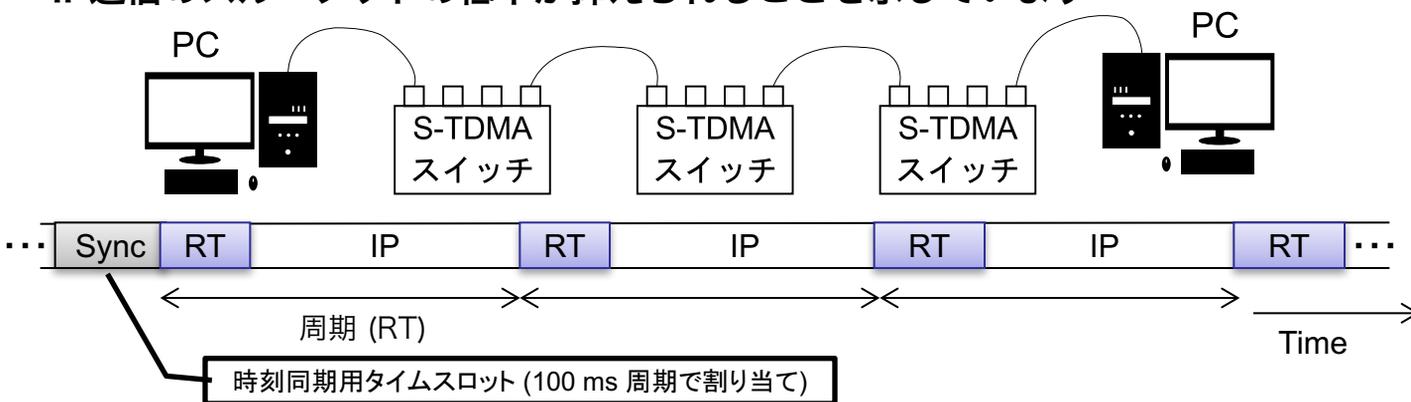


広域LANにおける実時間通信とIP通信の両立

- デモ展示内容 -

S-TDMAを適用したマルチホップネットワークにおいて、

- ・ 実時間通信の遅延の揺らぎが小さいことを示しています
- ・ IP通信のスループットの低下が抑えられることを示しています

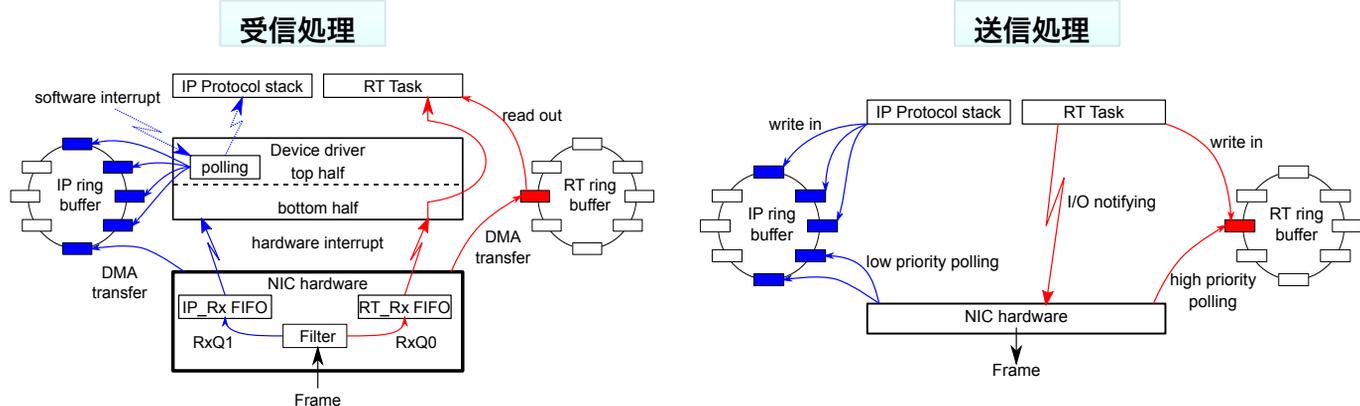


機材の仕様

PC 実時間通信には、「RT-Messenger」を使用しています。

CPU	Intel Core2 Duo 2.66 GHz
NIC	Gigabit CT Desktop Adapter EXPI9301CTL 1000BASE-T
OS	Linux kernel 2.6.32.2 with RTAI 3.8

当研究室が提案した、実時間OS上で動作する実時間通信ライブラリです。IPが広帯域を使用中でも、実時間通信を優先的に送受信する仕組みです。



S-TDMA スイッチ

NetFPGA 1G-CML に実装しています。

FPGA	Xilinx Kintex-7
Ethernet PHY	Realtek RTL8211 Ethernet Transceiver x4 (125 MHz, RGMII)

研究者名

システムデザイン工学科 / 総合デザイン工学専攻
准教授 矢向 高弘

お問合せ先

yakoh@sd.keio.ac.jp 045-566-1742
http://www.comp.sd.keio.ac.jp/